

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-235417

(43)Date of publication of application : 18.09.1990

(51)Int.Cl.

H03H 7/01

(21)Application number : 01-055917

(71)Applicant : FUJITSU LTD

(22)Date of filing : 08.03.1989

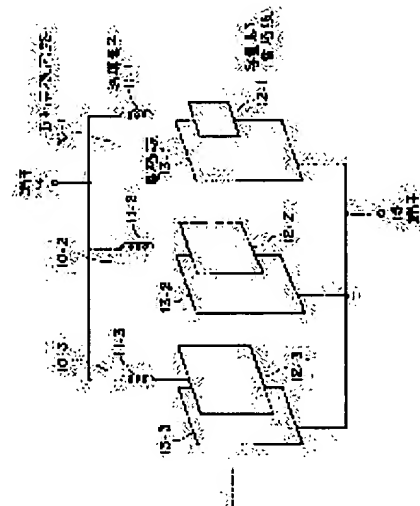
(72)Inventor : TOKUYAMA SABURO

## (54) MULTI-FREQUENCY SERIES RESONANCE CIRCUIT

### (57)Abstract:

**PURPOSE:** To easily manufacture resonance circuits whose resonance frequency differs from each other while miniaturizing them by forming one of electrode plates forming a capacitive element of a multi-frequency series resonance circuit with an inductive element and consecutive electrode plates and forming a variable area in contrast with other electrode plate whose area is fixed.

**CONSTITUTION:** The area of electrode plates 12-1, 12-2... of a capacitive element being a component of a series resonance circuit 10-1 is made variable, the area of other electrode plates 13-1, 13-2... is made fixed and the electrode plates 12-1, 12-2... and 13-1, 13-2... are provided alternately. Then the electrode plates 12-1, 12-2... and 13-1, 13-2... of the capacitive element and the electrodes 11-1, 11-2... of the inductive element are connected. The capacitive element and the inductive element constitute the series resonance circuit, the resonance frequency of each resonance circuit is made difference and a filter small in size whose resonance frequencies are varied over a wide range is formed.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

**MULTI-FREQUENCY SERIES RESONANCE CIRCUIT**

Patent Number: JP2235417  
Publication date: 1990-09-18  
Inventor(s): TOKUYAMA SABURO  
Applicant(s): FUJITSU LTD  
Requested Patent: ☒ JP2235417  
Application Number: JP19890055917 19890308  
Priority Number(s):  
IPC Classification: H03H7/01  
EC Classification:  
Equivalents:

---

**Abstract**

---

**PURPOSE:** To easily manufacture resonance circuits whose resonance frequency differs from each other while miniaturizing them by forming one of electrode plates forming a capacitive element of a multi-frequency series resonance circuit with an inductive element and consecutive electrode plates and forming a variable area in contrast with other electrode plate whose area is fixed.

**CONSTITUTION:** The area of electrode plates 12-1, 12-2... of a capacitive element being a component of a series resonance circuit 10-1 is made variable, the area of other electrode plates 13-1, 13-2... is made fixed and the electrode plates 12-1, 12-2... and 13-1, 13-2... are provided alternately. Then the electrode plates 12-1, 12-2... and 13-1, 13-2... of the capacitive element and the electrodes 11-1, 11-2... of the inductive element are connected. The capacitive element and the inductive element constitute the series resonance circuit, the resonance frequency of each resonance circuit is made difference and a filter small in size whose resonance frequencies are varied over a wide range is formed.

---

Data supplied from the esp@cenet database - I2

## ⑫ 公開特許公報(A) 平2-235417

⑬ Int. Cl.<sup>5</sup>

H 03 H 7/01

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)9月18日

A 7328-5J  
Z 7328-5J

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 多周波数直列共振回路

⑯ 特 願 平1-55917

⑰ 出 願 平1(1989)3月8日

⑱ 発 明 者 徳 山 三 郎 神奈川県川崎市中原区上小田中1015番地 富士通株式会社

内

⑲ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁理士 鈴木 榮祐

## 明 細 書

## 1. 発明の名称

多周波数直列共振回路

## 2. 特許請求の範囲

誘導素子と容量素子との直列共振回路を複数組、  
並列接続した多周波数直列共振回路において、

容量素子を形成する電極板の一方を、誘導素子  
電極(11-1)(11-2)……と連続した電極板(12-1)(12-2)  
……で形成し、且つ固定面積の他方の電極板(13-1)  
(13-2)……と比較し可変面積のものとしたこと  
を特徴とする多周波数直列共振回路。

## 3. 発明の詳細な説明

## 〔概要〕

本発明は異なる多数の共振周波数を有する直列  
共振回路に関し、

比較的高い周波数において広帯域フィルタを容  
易に安価に構成できるように多数の共振周波数を  
有する回路を提供することを目的とし、

誘導素子と容量素子との直列共振回路を複数組、

並列接続した多周波数直列共振回路において、容  
量素子を形成する電極板の一方を、誘導素子電極  
と連続した電極板で形成し、且つ固定面積の他方  
の電極板と比較し可変面積のものとしたことで構  
成する。

## 〔産業上の利用分野〕

本発明は異なる多数の共振周波数を有する直列  
共振回路に関する。

従来、集積回路パッケージの接地端子を導線に  
より接地接続するとき、集積回路内に発生する  
電流の変化が、回路の出力端子に雑音が発生させ  
ていた。雑音発生を防ぐため広帯域フィルタを簡  
易に得る技術を開発することが要望された。

## 〔従来の技術〕

第6図は集積回路の接地と発生する雑音電圧に  
ついて説明するための図である。第6図において、  
1は集積回路パッケージを全体的に示すもの、2  
は増幅回路のようなデバイスで、C-MOSまたは  
バイポーラ素子で構成したもの、3はデバイス  
への入力信号端子、4はデバイスからの出力信号

端子、5はパッケージの接地端子、6は真の接地点、7-1は端子5と接地点6との間を結ぶ接地線7が有するインダクタンス分 $L$ 、7-2は同抵抗分 $R$ 、8はデバイス動作の負荷を示す。負荷8が出力信号端子4に接続されたとき、負荷8→出力信号端子4→接地端子5→接地点6へと流れる負荷電流 $I_L$ は、デバイス2を経て電源 $V_{DD}$ から接地点6へ流れる動作電流 $I_D$ と比較して可成り大きい。一例としてピーク値50~60mAが、5~10ns秒でピークに達し略同じ時間で零に低下して行く。第7図Aは電流 $I_L$ の変化を示す。パッケージの接地端子5と接地点6との間に接地線7を接続して、その線を太くし、また出来るだけ短くしている。

[発明が解決しようとする課題]

第6図の接地線7について前述のように考慮しても、接地線7の長さに対応するインダクタンス分( $L$ )7-1と、抵抗分( $R$ )7-2とが存在する。そのため接地端子5と接地点6との間に、

$$R I_L + L \frac{d I_L}{d t}$$

[課題を解決するための手段]

第1図は本発明の原理構成を示す図である。第1図において、10-1,10-2……は直列共振回路、11-1,11-2……は直列共振回路10を構成する誘導素子の電極、12-1,12-2……は直列共振回路を構成する容量素子の一方の電極板で可変面積のもの、13-1,13-2……は直列共振回路を構成する容量素子の他方の電極板で固定面積のもの、14,15は複数の直列共振回路を並列接続したときの端子を示す。

誘導素子と容量素子との直列共振回路を複数組、並列接続した多周波数共振回路において、本発明は下記の構成としている。即ち、

容量素子を形成する電極板の一方を、誘導素子電極と連続した電極板で形成し、且つ固定面積の他方の電極板と比較し可変面積のものとしたことである。

[作用]

容量素子の一方の電極板12-1,12-2……は、その電極面積を可変とし、他方の電極板13-1,13-2……の電極面積は固定として、各電極板が交互に設け

の電圧が、前述の電流 $I_L$ が流れたときに発生する。第7図Bは主として $L \frac{d I_L}{d t}$ の値を示す図である。

この電圧は出力信号端子に雑音電圧となって負荷8の測定器などに影響を与える。雑音電圧が発生したことは、デバイスの入力信号端子3から見て、接地端子5の電位が相対的に変動したことを意味する。そのため回路の動作試験または測定を行うとき、誤差を起こし易かった。

前記の雑音電圧が発生したとき、フィルタにより除去することが考えられるが、雑音電圧は一般に広帯域に亘るから、共振周波数の少しずつ異なる個別の回路を多量に並列接続して使用する必要があり、構成が大規模となる欠点があった。

本発明の目的は前述の欠点を改善し、比較的高い周波数において、広帯域フィルタを容易に安価に構成できるように多数の共振周波数を有する回路を提供することにある。

られている。そして前記容量素子の一方の電極板と誘導素子の電極板とが連続しているから、誘導素子と容量素子とが直列共振回路を形成し、各共振回路の共振周波数が異なっている。端子14,15から共振回路を見て、各共振周波数を広範囲にずらしたとき、広帯域で小型なフィルタを構成できる。

[実施例]

第2図は本発明の実施例として、容量素子の一方について端子15からの距離を順次に変更している場合を示す。第1図と同一符号は同様な素子を示す。誘導素子は薄板で形成し、容量素子の一方の電極板と連続したものである。このときインダクタンスは各共振回路に対し同値となるから、共振周波数を計算するとき容易にでき、フィルタの総合特性も簡易に求められる。また誘導素子を形成する電極板間は容量素子を形成する誘電体と異なる誘電率を有するものを充填することが、共振回路全体の強度を保つことに有効である。第3図は第2図に示す素子についての等価回路を示す

図、第4図は第2図の周波数－インピーダンス総合特性を示す図である。したがってこの特性を有する共振回路を第6図の集積回路パッケージの接地線7と並列接続することにより、パッケージ接地端子5と接地点6との間のインピーダンスを広帯域にわたり極めて微小な値とするから、接地線7の太さ・長さに関係なく、集積回路にとって良好な接地接続を得ることができる。接地線7が有するインダクタンス分を積極的に利用していることとなっている。

第5図は本発明の第2実施例の構成を示す図である。第5図Aは素子の平面図、第5図Bは同図Aの側断面図を示す。第5図において、誘電体16としてセラミックスのような材質で円板形のものを使用して、電極板12-1,13-1を対向させる。そして電極板12-1は破線で示すように電極板13-1との対向面積を可変とする。また電極板11-1と12-1とは連続した形状とする。この構成により誘電体16の厚みを調整した容量素子の容量値を容易に加減できるから、設計などがやり易くなる。

14、15……端子

特許出願人 富士通株式会社  
代理人 弁理士 鈴木栄祐

#### 〔発明の効果〕

このようにして本発明によると、共振周波数の異なる共振回路を比較的小型に、容易に製作することが出来るので、雑音除去などフィルタ効果を要求する個所へ適用することに有効である。

#### 4. 図面の簡単な説明

第1図は本発明の原理構成を示す図、  
第2図は本発明の実施例の構成を示す図、  
第3図は第2図の等価回路図、  
第4図は第2図の総合インピーダンス特性を示す図、

第5図は本発明の他の実施例の構成を示す図、  
第6図は集積回路パッケージの接地について説明するための図、

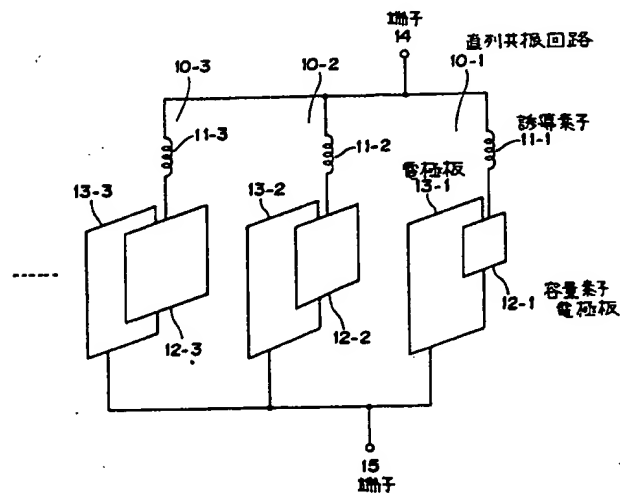
第7図は第6図の動作説明図である。

10-1,10-2 ……直列共振回路

11-1,11-2 ……誘導素子電極

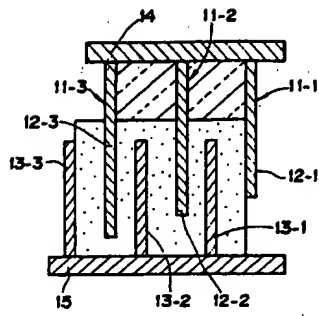
12-1,12-2 ……一方の容量素子電極板

13-1,13-2 ……他方の容量素子電極板

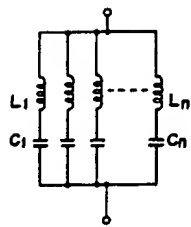
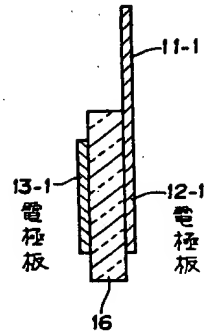
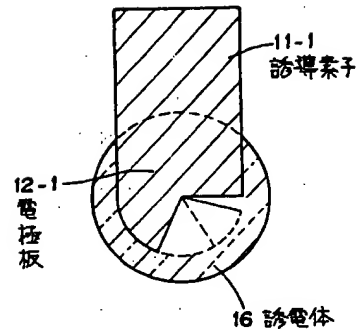


本発明の原理構成図

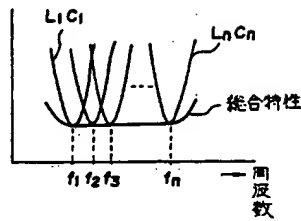
第1図



実施例  
第2図

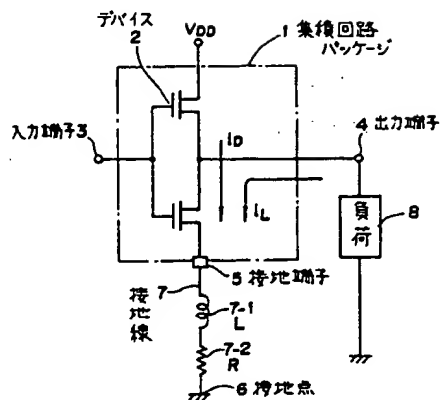


第3図

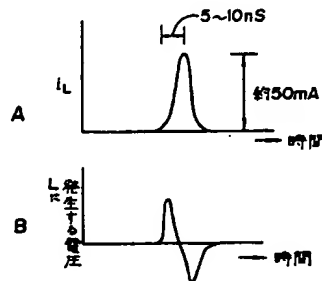


第4図

実施例  
第5図



第6図



第7図